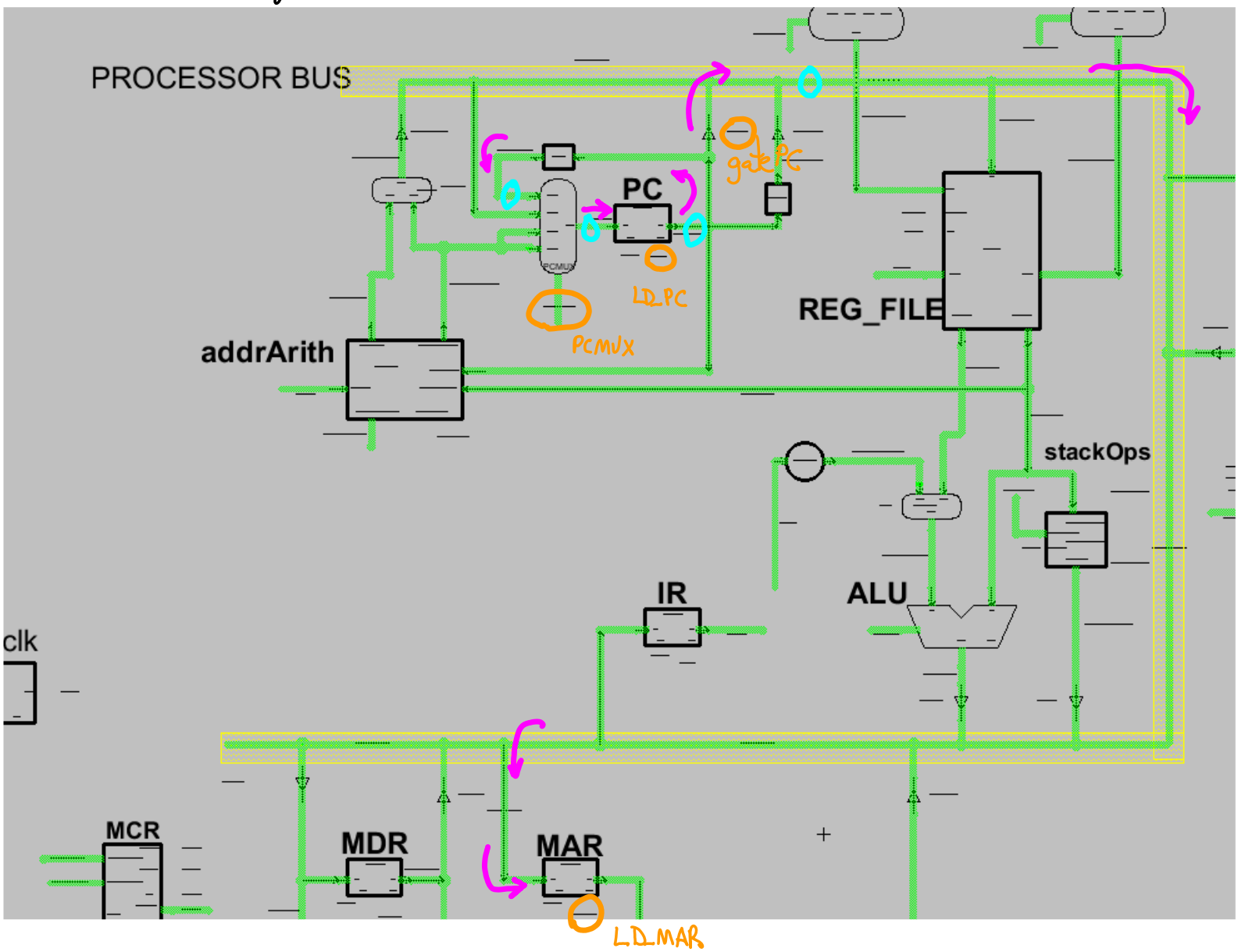
Lec-4-HW-2-LC3signalTracing-SOLN

18
PC ← PC+1
MAR ← PC

the paths for state-18 are traced below w/ this color.
Data signals to trace are circled w/ this color.
Control signals are circled w/ this color.



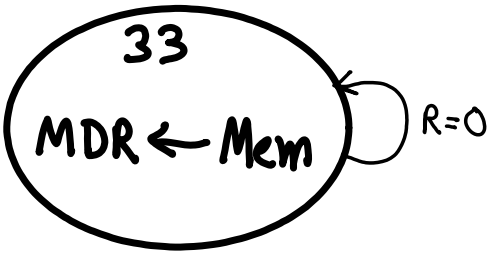
Relevant control signals:

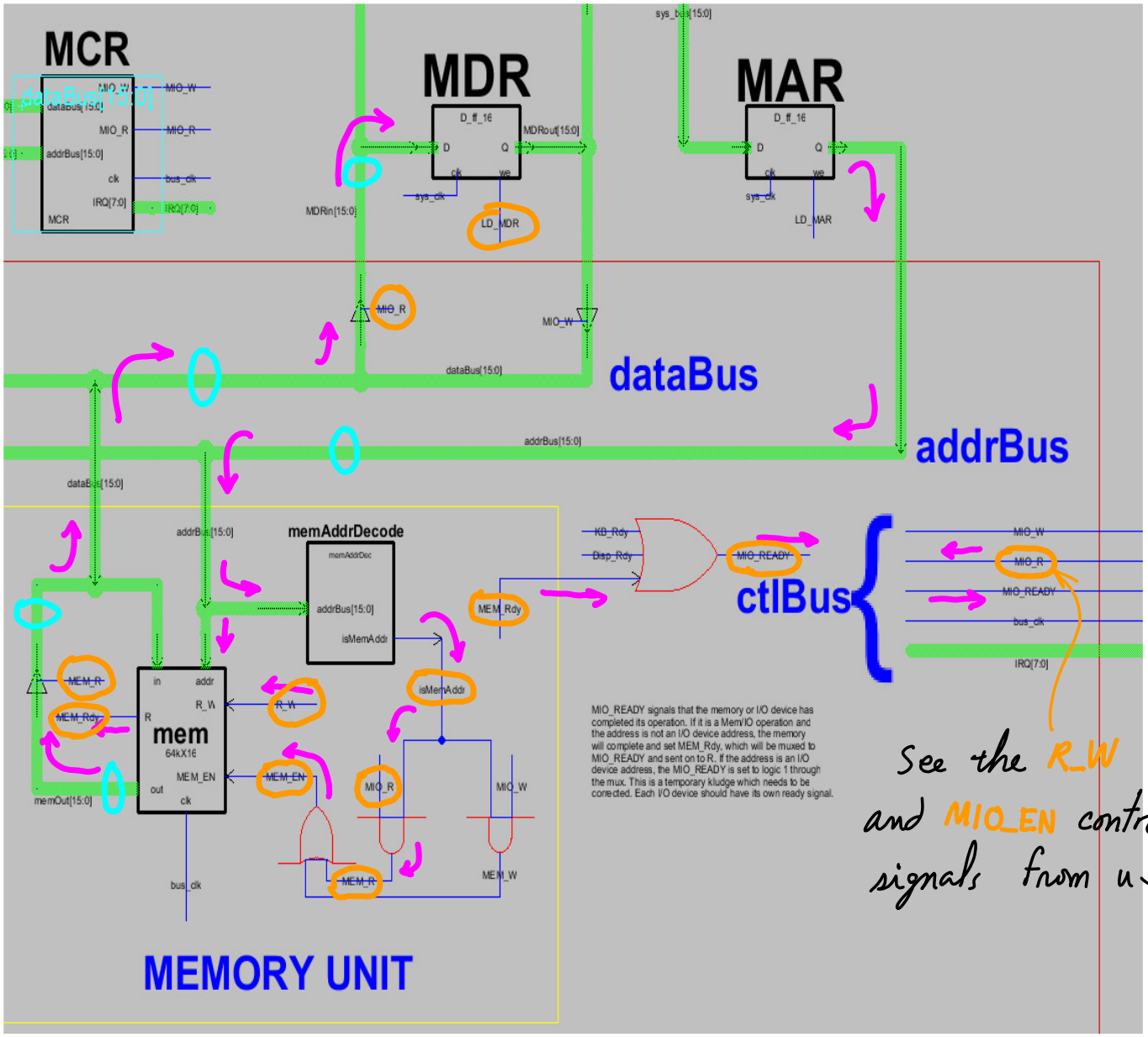
LD_PC
PCMUX
gatePC
LD_MAR

Relevant data signals:

PCout
PCin
plus1out
sys_bus

This is the most complex part of fetch.



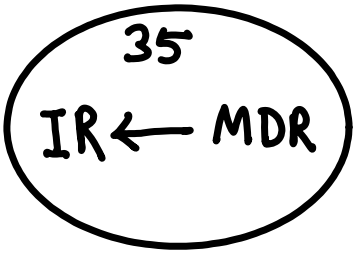


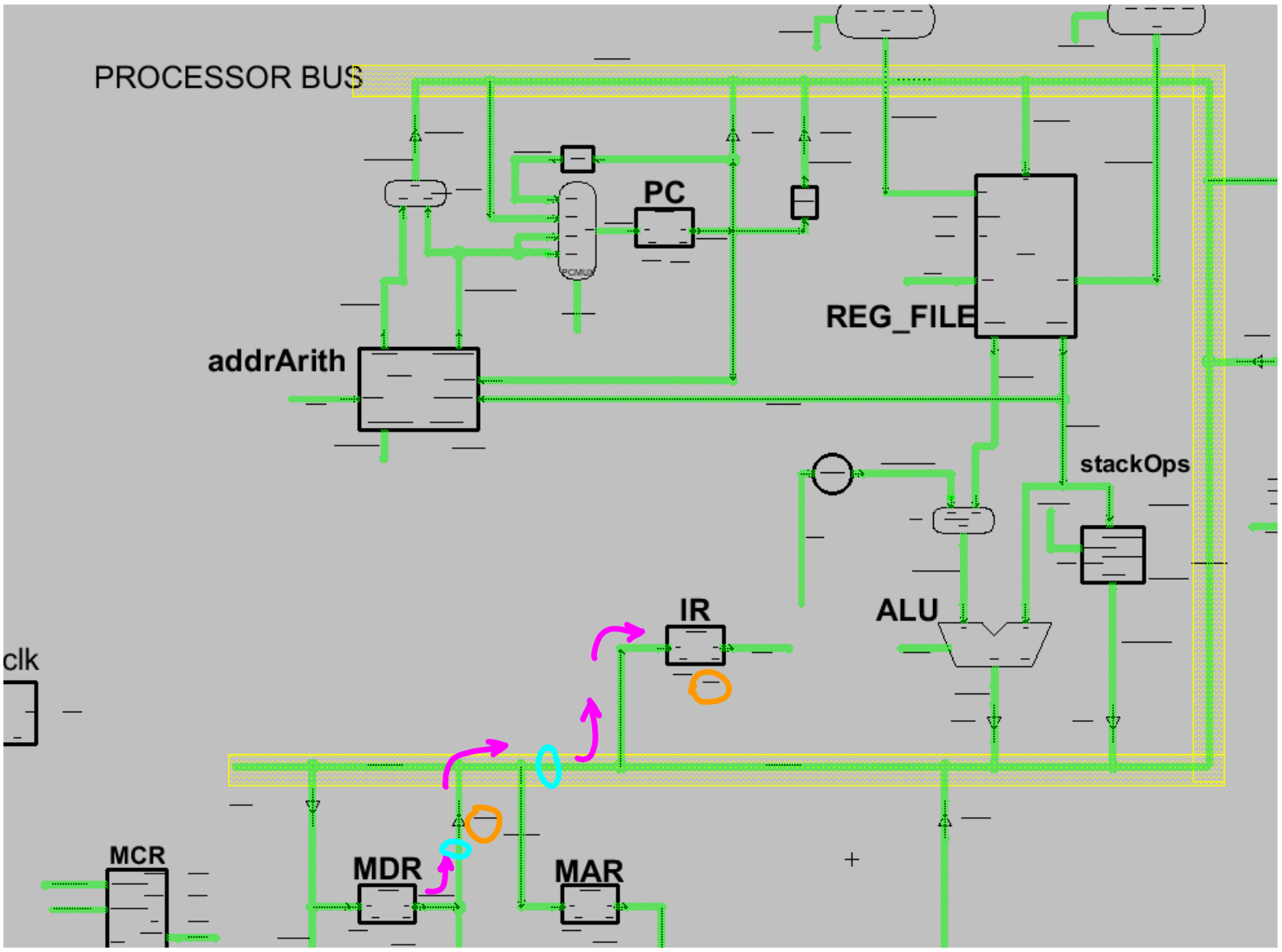
Relevant control signals:

MIO_R (see **MIO_EN** and **R_W**)
isMemAddr
MEM_R
MEM_EN
MEM_Rdy (see **MIO_READY** and **R**)

Relevant data signals:

addrBus
memOut
dataBus
MDRin





Relevant control signals:

gateMDR
LD_IR

Relevant data signals:

MDRout
sys_bus

The trace

```
(((  18  )))--[ LD_MAR LD_PC GatePC ]--[ ]
 PC[0200] MAR[0000] MDR[0000] IR[0000 000 000 000 000] PSR[0--111--000]
 R0[0000] R1[0000] R2[0000] R3[0000] R4[0000] R5[0000] R6[0000] R7[0000]
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&(((  18  )))
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  t=3
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  LD_PC       1                  } control signals set
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  PCMUX       00                 }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  GatePC      1                  }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  LD_MAR      1                  }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  PCout       0000001000000000   <- PC = 0200
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  plus1out    0000001000000001   <- PC+1 = 0201
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  PCin        0000001000000001
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  sys_bus     0000001000000000   <- bus gets 0200
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRin       0000001000000001   <- not relevant
-------------------------------------------(t=21)---------( BEN=0 )
-------------------------------------------(t=21)---------( R=0 )
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRin       zzzzzzzzzzzzzzzz   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  dataBus     0000000000000000   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRin       0000000000000000   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&(((  33  )))
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  t=24
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MIO_EN      1   } control signals for memory
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  R_W         0   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MIO_R       1   <- Read
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  isMemAddr   1   <- address decoded
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MEM_R       1   <- memory read
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MEM_EN      1   <- enable memory for read
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  addrBus     0000001000000000   <- address to memory = 0200
------------------------------------------------------------(t=24)----
(((  33  )))--[ LD_MDR MIO_EN ]--[ ]        MAR got address 0200
 PC[0201] MAR[0200] MDR[0000] IR[0000 000 000 000 000] PSR[0--111--000]
 R0[0000] R1[0000] R2[0000] R3[0000] R4[0000] R5[0000] R6[0000] R7[0000]
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  memOut      0001010111000101   <- instruction goes to MDR
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  dataBus     0001010111000101   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRin       0001010111000101   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MEM_Rdy     1   } memory sends ready signal
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MIO_READY   1   }
-------------------------------------------(t=101)---------( R=1 )
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MEM_Rdy     0   } turns off again
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MIO_READY   0   }
-------------------------------------------(t=121)---------( R=0 )
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  dataBus     zzzzzzzzzzzzzzzz
------------------------------------------------------------(t=124)----
(((  35  )))--[ LD_IR GateMDR ]--[ ]        MDR got instruction
 PC[0201] MAR[0200] MDR[15c5] IR[0000 000 000 000 000] PSR[0--111--000]
 R0[0000] R1[0000] R2[0000] R3[0000] R4[0000] R5[0000] R6[0000] R7[0000]
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&(((  35  )))
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  t=124
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  GateMDR     1                  } instruction sent to IR
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  LD_IR       1                  }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRout      0001010111000101   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  sys_bus     0001010111000101   }
&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&----  MDRin       zzzzzzzzzzzzzzzz
------------------------------------------------------------(t=144)----
(((  32  )))--[ LD_BEN ]--[ ]                                 IR gets instruction
 PC[0201] MAR[0200] MDR[15c5] IR[0001 010 111 000 101] PSR[0--111--000]
 R0[0000] R1[0000] R2[0000] R3[0000] R4[0000] R5[0000] R6[0000] R7[0000]
```

The trace code.

```
/**/ always @( top.uSeq.addr ) begin
 /**/    #3;
 /**/    if ( top.uSeq.addr == 6'd18 ) begin
 /**/      $write("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&");
 /**/      top.uSeq.showState;
 /**/      $display("");
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- t=%0d", $time);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- LD_PC      %b", top.LD_PC);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- PCMUX      %b", top.PCMUX);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- GatePC     %b", top.GatePC);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- LD_MAR     %b", top.LD_MAR);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- PCout      %b", top.PCout);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- plus1out   %b", top.plus1out);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- PCin       %b", top.PCin);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- sys_bus    %b", top.sys_bus);
 /**/    end
 /**/    if ( top.uSeq.addr == 6'd33 ) begin
 /**/      $write("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&");
 /**/      top.uSeq.showState;
 /**/      $display("");
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- t=%0d", $time);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MIO_EN     %b", top.MIO_EN );
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- R_W        %b", top.R_W);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MIO_R      %b", top.MIO_R );
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- isMemAddr  %b", top.isMemAddr);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MEM_R      %b", top.MEM_R);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MEM_EN     %b", top.MEM_EN);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- addrBus    %b", top.addrBus);
 /**/    end
 /**/    if ( top.uSeq.addr == 6'd35 ) begin
 /**/      $write("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&");
 /**/      top.uSeq.showState;
 /**/      $display("");
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- t=%0d", $time);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- GateMDR    %b", top.GateMDR );
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- LD_IR      %b", top.LD_IR);
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MDRout     %b", top.MDRout );
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- sys_bus    %b", top.sys_bus);
 /**/    end
 /**/  end
 /**/ always @( * ) begin
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MEM_Rdy    %b", top.MEM_Rdy );
 /**/ end
 /**/ always @( * ) begin
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MIO_READY  %b", top.MIO_READY);
 /**/ end
 /**/ always @( * ) begin
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- memOut     %b", top.memOut);
 /**/ end
 /**/ always @( * ) begin
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- dataBus    %b", top.dataBus);
 /**/ end
 /**/ always @( * ) begin
 /**/      $display("&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&&---- MDRin      %b", top.MDRin);
 /**/ end
```